

Architecture Matérielle des Ordinateurs

Seconde Partie : Les Entrées / Sorties

Thierry Joubert

Plan de la seconde partie

- ◆ **Entrées / Sorties**
- ◆ **Interruptions**
- ◆ **Bus d'extension**
- ◆ **Disque Dur**
- ◆ **Bus externes**
- ◆ **Interface Utilisateur**

Dialogue avec l'extérieur

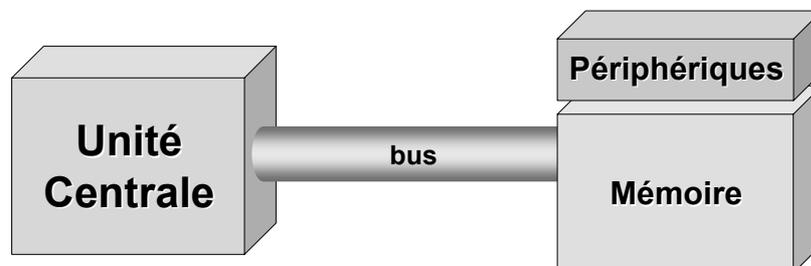
- **Persistance**
 - ❖ Programmes, paramètres
 - ❖ Données numériques
- **Interfaces de commande**
 - ❖ Entrées/sorties numériques ou analogiques
 - ❖ Echantillonnage
- **Dialogue Utilisateur**
 - ❖ Clavier, souris
 - ❖ Ecran, imprimante

© T. Joubert 2004

3

Principe général

- **Pour l'UC : Périphérique = Zone Mémoire**
 - ❖ Contrôleurs dédiés à l'interfaçage
 - ❖ Adresses définies par construction ou paramétrées dynamiquement
 - ❖ Echanges à travers le Bus



© T. Joubert 2004

4

Mécanismes dédiés

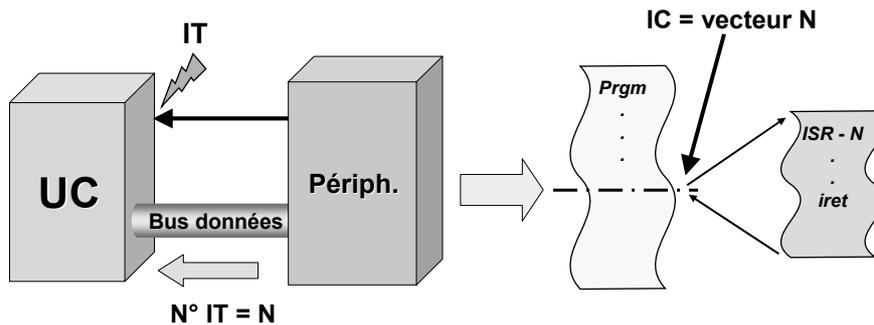
- **Interruptions matérielles**
 - ❖ Appel prioritaire à l'UC
 - ❖ Mécanisme de déroutement du programme en cours
 - ❖ Dédié aux traitements asynchrones
- **Accès direct à la mémoire (DMA)**
 - ❖ Transfert de données sans passer par l'UC
 - ❖ Bien adapté aux périphériques fonctionnant par blocs (Disques, affichage, etc...).

CPU et asynchronisme

- Par essence un processeur ne sait effectuer que des traitements séquentiels (*modèle de Von Neumann*)
- Malheureusement, les événements sont asynchrones et les données provenant de l'extérieur ne sont pas toujours disponibles en permanence
- On a rajouté une capacité de réaction asynchrone au processeur par le biais des interruptions

Interruptions matérielles

- Mécanisme intégré à l'UC permettant de dérouter l'exécution d'un programme lors de l'apparition d'un signal déterminé

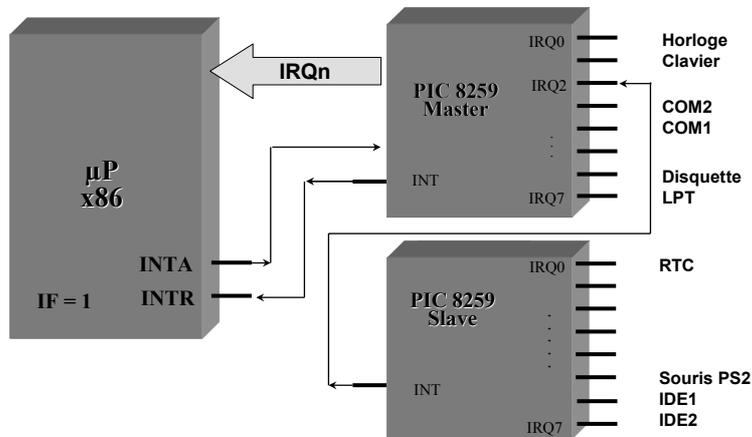


© T. Joubert 2004

7

Interruptions PC

- Architecture matérielle des interruptions dans l'architecture PC-AT :
 - ✦ Broche INTR des interruptions masquables de l'UC
 - ✦ Deux contrôleurs d'interruptions 8259 en cascade → 15 niveaux d'IT



© T. Joubert 2004

8

Séquence d'interruption

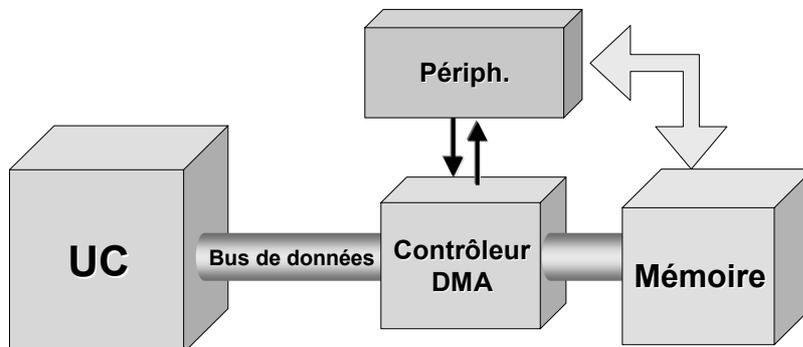
- **Etapes d'une prise en compte d'interruption dans le cas d'une architecture PC :**
 1. Le périphérique lève son niveau IRQn
 2. Le PIC correspondant lève son niveau IRQ
 3. L'UC prend en compte le niveau INTR à la fin de l'instruction en cours
 4. Si IF=1 l'interruption est acceptée et le signal INTA passe à 0 pendant deux cycles
 5. Le PIC place le numéro de l'IRQ (n) sur le bus de données
 6. L'UC lit le numéro et trouve l'adresse de la routine dans une table des vecteurs d'interruptions
 7. L'UC sauvegarde les registres sur la pile et place IF à 0
 8. L'UC charge le vecteur dans IP et exécute la routine jusqu'à l'instruction IRET
 9. L'UC restaure les registres depuis la pile, place IF à 1 et le programme reprend son cours

© T. Joubert 2004

9

Accès DMA

- **Mécanisme permettant à un périphérique de récupérer des informations depuis la mémoire sans qu'elles ne passent par l'UC :**
 - ❖ Mise en œuvre d'un composant dédié



© T. Joubert 2004

10

Au delà du Bus UC

- D'autres bus parallèles :

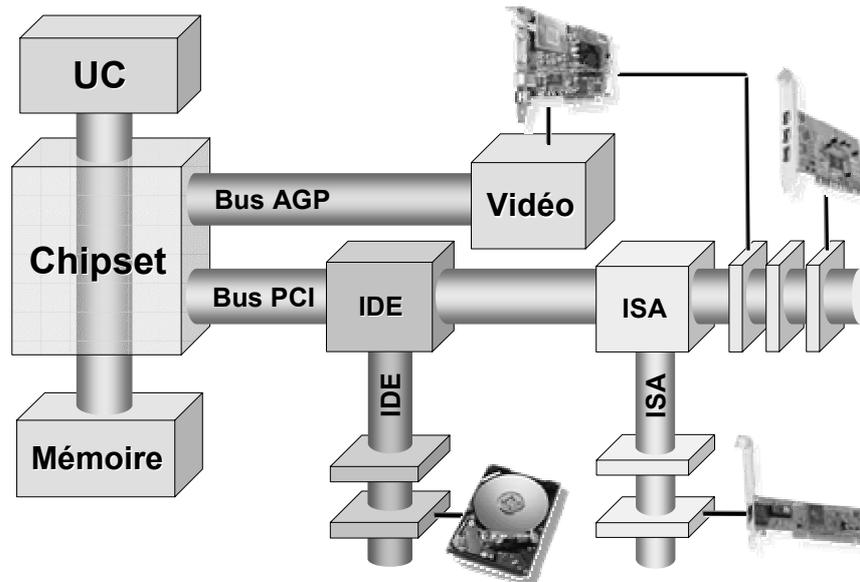
- ❖ ISA, EISA
 - * Premier standard du monde PC
- ❖ PCI
 - * Bus d'extension « Plug & Play »
- ❖ AGP
 - * Transferts vers la carte vidéo
- ❖ PCMCIA
 - * Branchement à chaud, petit format

☞ Pris en charge par un boîtier compagnon de l'UC : le Chipset

© T. Joubert 2004

11

Arborescence des Bus



© T. Joubert 2004

12

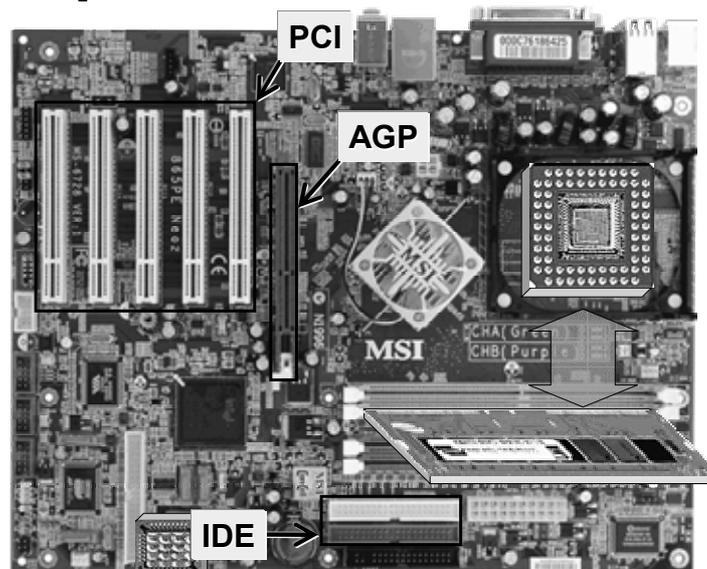
Performances des Bus

Bus	Largeur Bits	Vitesse MHz	Débit Mo/s
UC (<i>Pentium II</i>)	64	100	800
(<i>Pentium IV</i>)		400	3 200
ISA	16	8	16
PCI	32	33	132
	64		264
AGP	32	133	533

© T. Joubert 2004

13

Bus parallèles PC



© T. Joubert 2004

14

Le Disque Dur

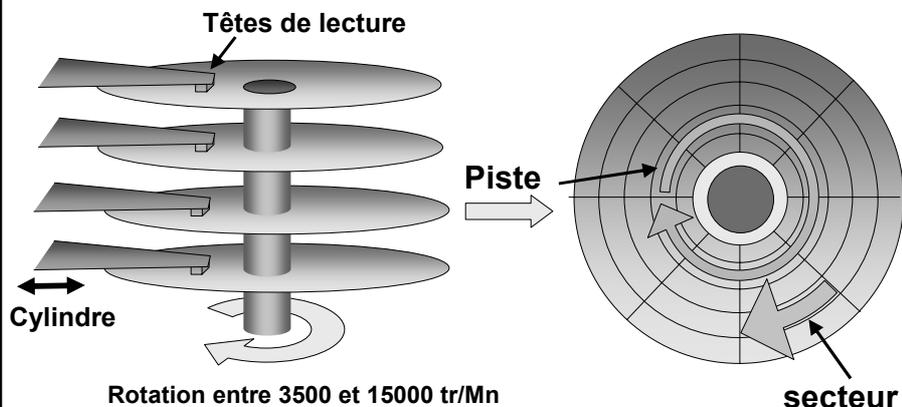
- **Stockage de masse**
 - ❖ Technologie magnétique
 - ❖ Grande capacité (*100 fois la RAM*)
- **Persistance des données binaires**
 - ❖ Fichiers du Système d'exploitation
 - ❖ Fichiers des Applications
 - ❖ Informations (textes, images, etc...)
- **Accès rapide (*quelques millisecondes*)**
 - ❖ Vitesse de rotation
 - ❖ Type de bus (IDE, SCSI)

© T. Joubert 2004

15

Structure du Disque Dur

- **Disques magnétiques**
 - ❖ Mise en batterie
 - ❖ Découpage logique (*formatage*)



© T. Joubert 2004

16

Repérage dans le Disque Dur

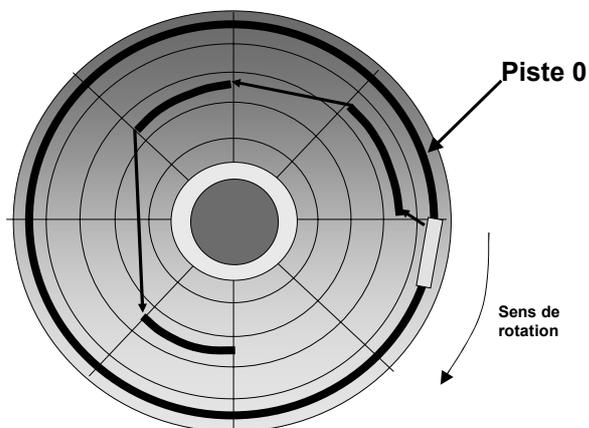
- **Numéro de Cylindre**
 - ❖ Distance têtes – Axe de rotation
 - **Numéro de piste**
 - ❖ Numéro de tête de lecture
 - **Numéro de secteur**
 - ❖ Angle de rotation
- ☞ Tous les secteurs contiennent la même quantité d'informations.

© T. Joubert 2004

17

Contenu du Disque Dur

- **Découpe logique**
 - ❖ Répertoire en piste 0
 - ❖ Fichiers découpés en secteurs chaînés



© T. Joubert 2004

18

Performances disques

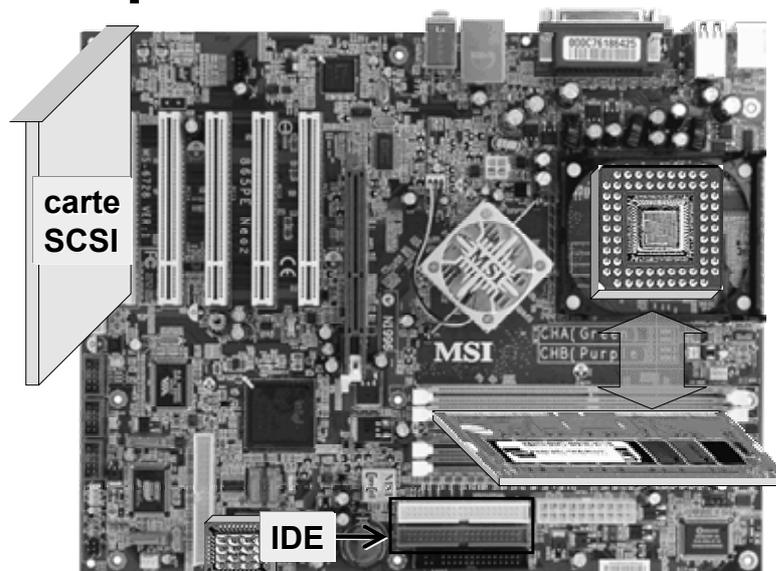
- Deux types de connexions Disques Dur
 - ❖ SCSI (small computer system interface) → 1 à 15 périph.
 - ❖ IDE, EIDE = natif IBM-PC → 1 à 4 Disques Durs

Lien	Débit Mo/s
SCSI ultra	20
SCSI ultra wide	40
SCSI ultra 2	80
SCSI 3 ultra 160	160
EIDE Ultra DMA-33	33
EIDE Ultra DMA-66	66
EIDE Ultra DMA-100	100
EIDE Ultra ATA	160

© T. Joubert 2004

19

Disques PC



© T. Joubert 2004

20

Au delà de la carte mère

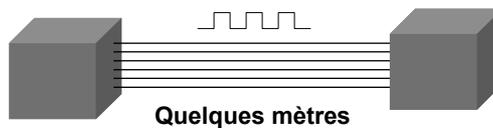
- Lien parallèle (impression)
- Liens série
 - ❖ RS232, RS422
 - * Connexions bas débit, point à point
 - ❖ USB, FireWire, BlueTooth
 - * Plug & Play, haut débit
 - ❖ Réseau Ethernet, WiFi
 - * Périphérique = autre ordinateur
 - ❖ I2C, CAN, Etc.
 - * Equipements industriels

© T. Joubert 2004

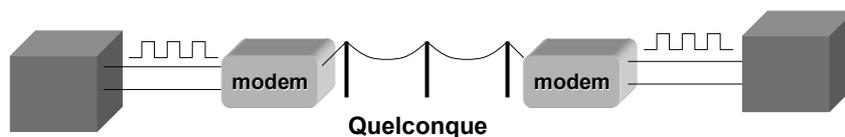
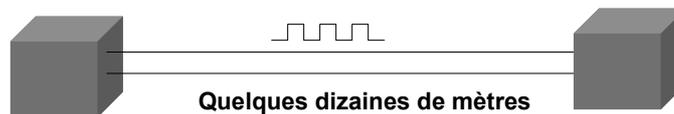
21

Lien Parallèle / Série

- Contraintes de distance :
 - ❖ Lien parallèle



- ❖ Lien série



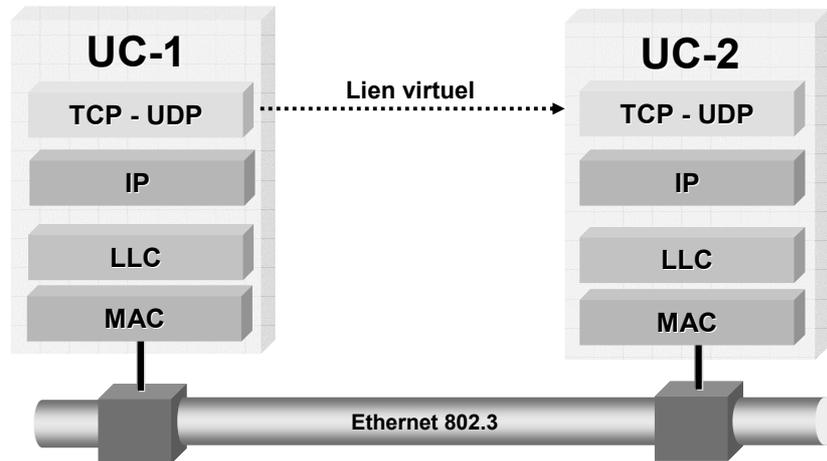
D'après viennet@lipn.univ-paris13.fr

© T. Joubert 2004

22

Réseau

- Principe d'empilement de protocoles

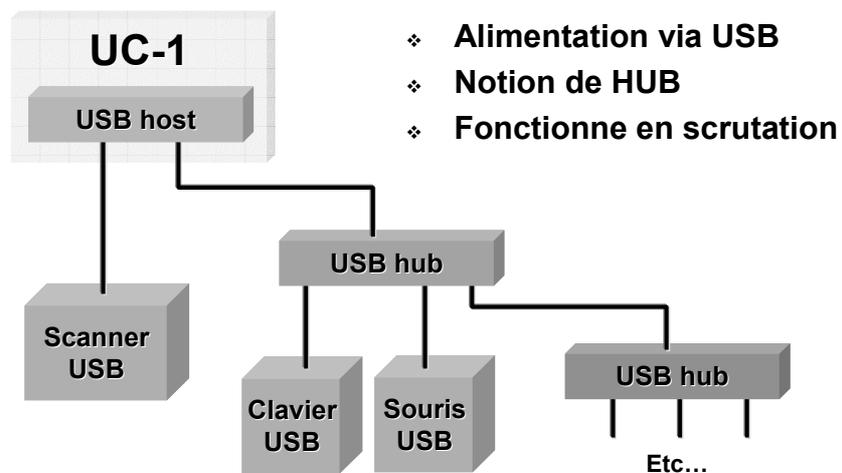


© T. Joubert 2004

23

Architecture USB

- Arborescence de périphériques



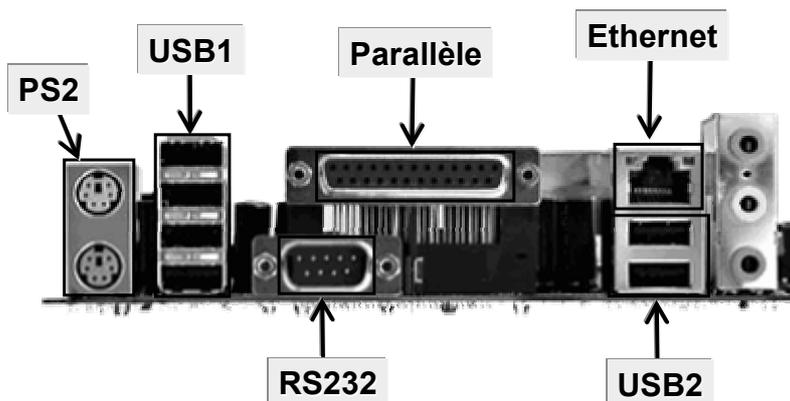
© T. Joubert 2004

24

Performances des liens

Bus	Hot Plug	Débit Mo/s
FireWire	✓	50
USB	✓	1,5
USB 2	✓	30-60
RS 232	x	1,25
Ethernet	✓	10-100

Interfaces du PC



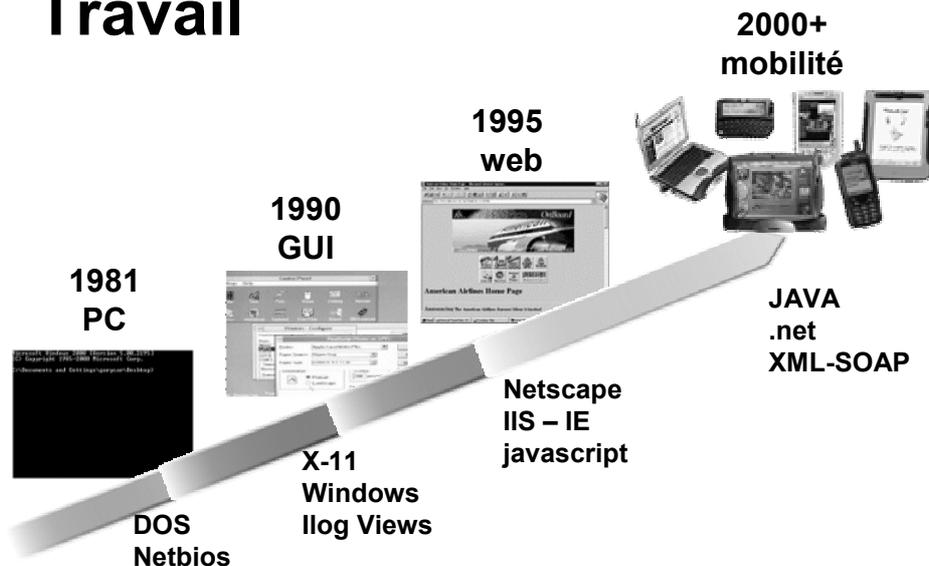
Interface utilisateur

- **Les temps anciens**
 - ❖ Saisie manuelle des mots mémoire
 - ❖ Rubans et Cartes perforées
 - ❖ Télétypes
 - ❖ **Terminaux alphanumériques**
 - * Lien série /dev/tty01
 - * 25 lignes de 80 caractères

© T. Joubert 2004

27

Evolution du Poste de Travail



© T. Joubert 2004

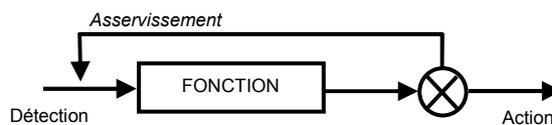
28

Affichage Graphique

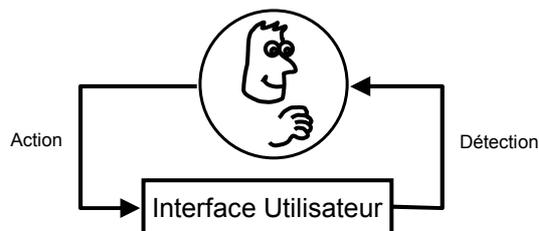
- **Terminal**
 - ❖ 80x25 octets (monochrome)
- **VGA**
 - ❖ 640x480 octets (256 couleurs)
- **Haute définition**
 - ❖ 1600x1200x4 octets (True Color)

GUI = homme dans la boucle

- **Asservissement Industriel**



- **La fonction de transfert est assurée par l'utilisateur**
 - ❖ Réactivité Souris – écran = 100 ms



Système d'imagerie 3D

- Architecture du calculateur

