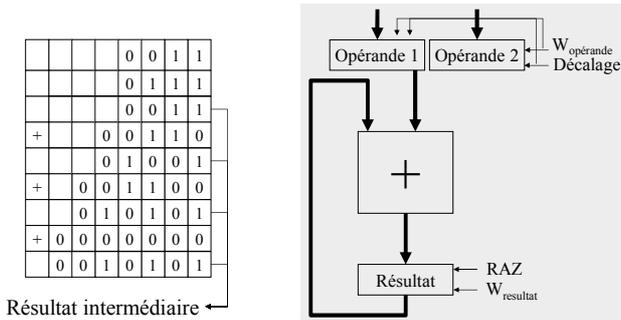


Plan

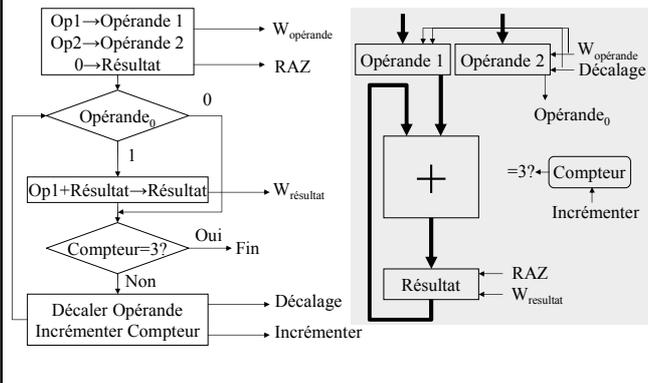
- Circuits logiques
- Notions de temps et de mémorisation
- Représentation des nombres
- Unité Arithmétique et Logique
- Contrôle et jonction des composants
- Evolution des ordinateurs – Historique
- Un microprocesseur simple
- Programmation d'un microprocesseur
- Système complet
- Les microprocesseurs actuels
- Exploitation de la performance des microprocesseurs
- Evolutions prochaines des microprocesseurs
- Utilisation des processeurs/ordinateurs
- Evolutions possibles pour les processeurs/ordinateurs à long terme

Contrôle

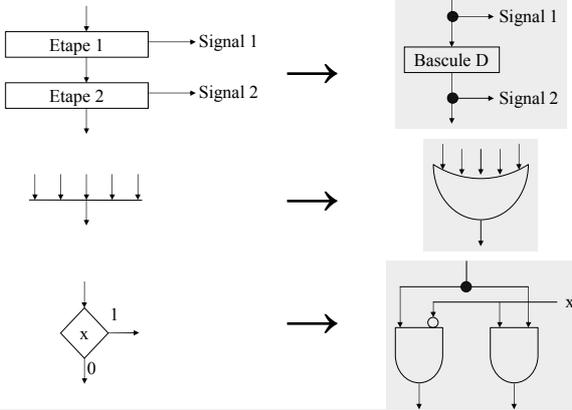


- Exemple de la multiplication séquentielle.

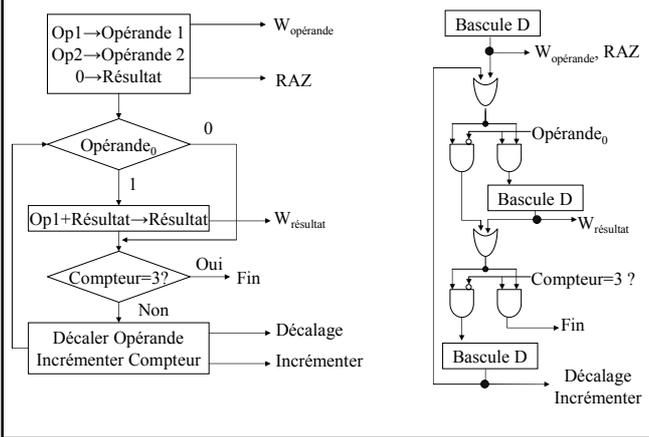
Contrôle du Multiplieur



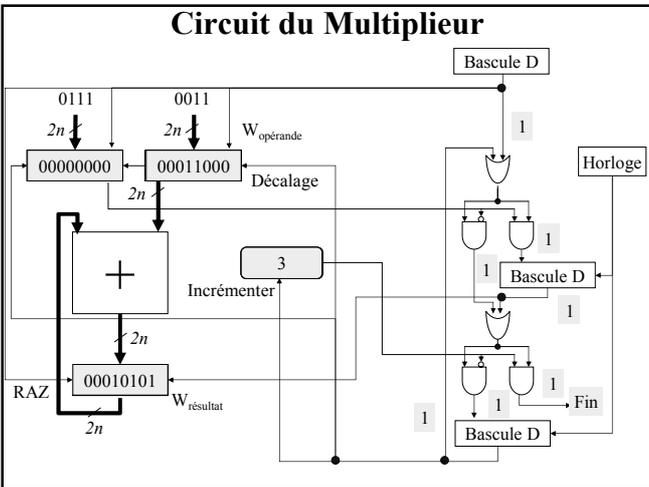
Conversion d'un Organigramme en Circuit de Contrôle



Circuit de Contrôle du Multiplier



Circuit du Multiplier



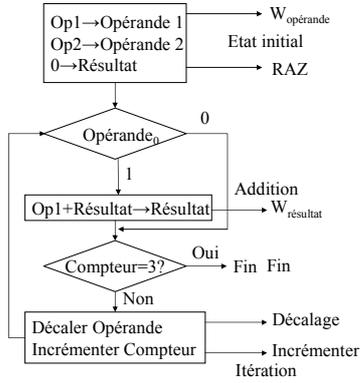
Méthode de Conception d'un Circuit Séquentiel

- Méthode systématique de conception d'un circuit séquentiel:

- Logique combinatoire & mémorisation.
- Conversion d'un automate à nombre d'états fini en circuit.

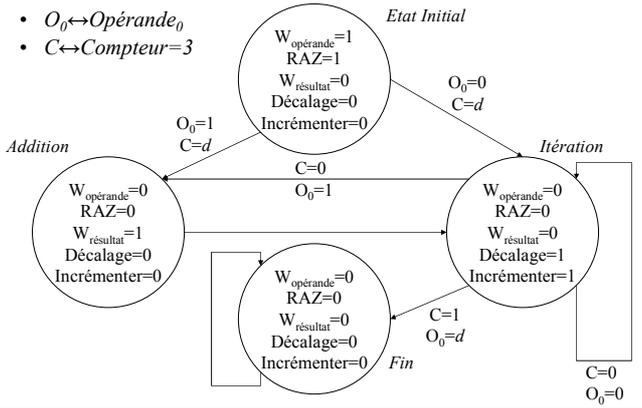
- Multiplieur:

- 4 états.
- Entrées: $Opérande_0$ et $Compteur=3$.
- Sorties: $W_{opérandes}$, RAZ , $W_{résultat}$, Décalage, Incrémenter, Fin.



Méthode de Conception d'un Circuit Séquentiel - Automate

- $O_0 \leftrightarrow Opérande_0$
- $C \leftrightarrow Compteur=3$



Méthode de Conception d'un Circuit Séquentiel – Table des Transitions

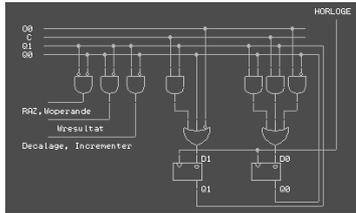
- Mémorisation des états → bascules.
- Assignment des états (4 états → 2 bascules Q_1, Q_0).
- Description des transitions (Q^+ =état suivant).

Q_1	Q_0	Etat
0	0	Initial
0	1	Addition
1	0	Itération
1	1	Fin

Q_0	C	Q_1	Q_0	Q_1^+	Q_0^+	W_{op}	RAZ	$W_{rés}$	Déc.	Inc.	Fin
0	0	0	0	1	0	1	1	0	0	0	0
0	0	0	1	1	0	0	0	1	0	0	0
0	0	1	0	1	0	0	0	0	1	1	0
0	0	1	1	1	1	0	0	0	0	0	1
0	1	0	0	1	0	1	1	0	0	0	0
0	1	0	1	1	0	0	0	1	0	0	0
0	1	1	0	1	1	0	0	0	1	1	0
0	1	1	1	1	1	0	0	0	0	0	1
1	0	0	0	0	1	1	1	0	0	0	0
1	0	0	1	1	0	0	0	1	0	0	0
1	0	1	0	0	1	0	0	0	1	1	0
1	0	1	1	1	1	0	0	0	0	0	1
1	1	0	0	0	1	1	1	0	0	0	0
1	1	0	1	1	0	0	0	1	0	0	0
1	1	1	0	1	1	0	0	0	1	1	0
1	1	1	1	1	1	0	0	0	0	0	1

Méthode de Conception d'un Circuit Séquentiel - Réalisation

D	Q	Q'
0	0	0
0	1	0
1	0	1
1	1	1



- Utilisation de bascules D.
- Déterminer D_1, D_0 pour effectuer les transitions voulues.
- $Q^+ = D \rightarrow$ table de transition = table de vérité de D_1, D_0 .
- Les sorties sont des fonctions de l'état présent.

$$D_1 = \overline{O_0} + Q_0 + C.Q_1$$

$$D_0 = O_0.Q_0 + Q_1.Q_0 + C.Q_1$$

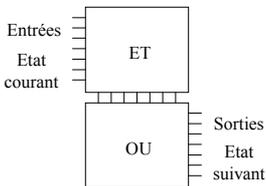
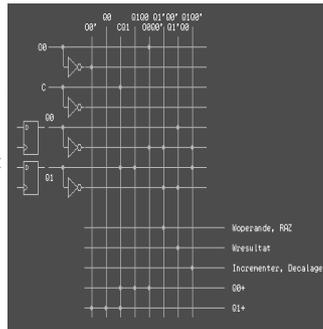
$$W_{opérande} = RAZ = \overline{Q_1}.Q_0$$

$$W_{rés} = \overline{Q_1}.Q_0$$

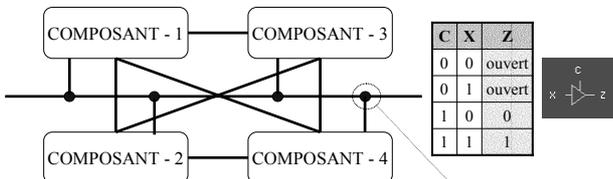
$$Décalage = Incrémentez = Q_1.Q_0$$

Génération Rapide du Circuit

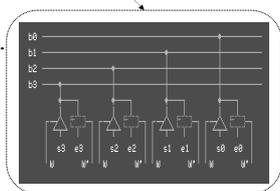
- PLA (Programmable Logic Array).
- Grille de connexions; liaisons entre les connexions programmables et réalisées par des diodes (\rightarrow ET et OU).
- Méthode systématique pour représenter des tables de vérité:
 - Somme (OU) de Produits (ET).



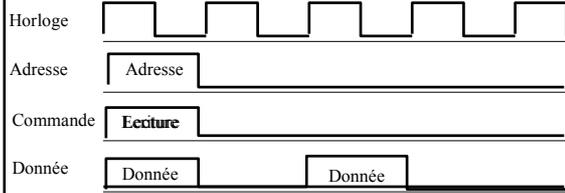
Chemins de Données - Bus



- Liaison entre un grand nombre de composants: **bus**.
- Ensemble de n liens véhiculant chacun 1 bit.
- Très peu coûteux mais facteurs limitatifs de performance.



Bus



- Cas des bus synchrones:
 - Tous les composants sont alimentés par la même horloge.
 - Les liens fournissent **adresse, données, commande**.
 - Bus internes au processeur ou liaison avec la mémoire.
- Compromis:
 - Rapidité d'accès: petits blocs de données.
 - Débit élevé: grands blocs de données.
- Liaison longue: plusieurs cycles pour un transfert; pipeliner l'usage du bus.
- Règles d'accès (cas d'accès, priorité...) implémentées dans le circuit de contrôle.
